

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-094124

(43)Date of publication of application : 07.04.1995

(51)Int.Cl.

H01J 31/12

(21)Applicant on number : 05-261936

(71)Applicant : YAMAHA CORP

(22)Date of filing : 25.09.1993

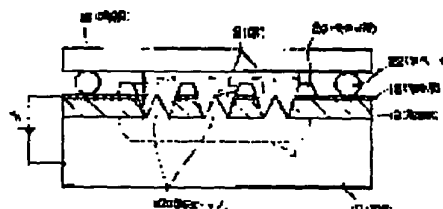
(72)Inventor : SUZUKI TOSHINAO

(54) DISPLAY DEVICE

(57)Abstract:

PURPOSE: To provide a diode type display structure small in size, of low power and easy for manufacturing in a display device having a field emission negative electrode

CONSTITUTION: A number of negative electrode tips 10a are formed on a main surface of a substrate 10 and a positive electrode layer 18 is formed so as to surround those tips, while a phosphor layer 20 is formed on the positive electrode layer 18. A transparent plate 16 is provided on the main surface of the substrate 10 via spacers 22 in order to vacuum-seal the negative electrode tips 10a, the positive electrode layer 18, the phosphor layer 20 and the like. When a specified voltage is applied by a power source VA across the negative electrode tips 10a and the positive electrode layer 18, electrons are emitted by an electric field from the negative electrode tips 10a. Emitted electrons are attracted by the positive electrode layer 18 to collide against the phosphor layer 20 to make it emit light.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2000 Japan Patent Office

(18) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-94124

(43) 公開日 平成7年(1995)4月7日

(51) Int.Cl.⁶

H 0 1 J 31/12

識別記号

B

庁内整理番号

F 1

技術表示箇所

審査請求 未請求 請求項の数 3 F D (全 13 頁)

(21) 出願番号 特願平5-281936

(22) 出願日 平成5年(1993)9月25日

(71) 出願人 000004075

ヤマハ株式会社

静岡県浜松市中沢町10番1号

(72) 発明者 鈴木 利尚

静岡県浜松市中沢町10番1号ヤマハ株式会社内

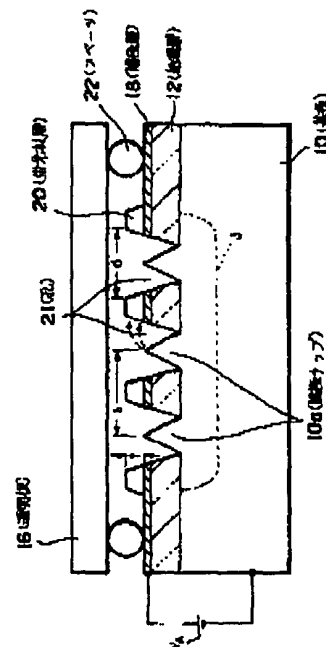
(74) 代理人 弁理士 伊沢 敏昭

(54) 【発明の名称】 表示装置

(57) 【要約】

【目的】 電界放出陰極を有する表示装置において、小型且つ低電圧の製作容易な2極管型表示構造を実現する。

【構成】 基板10の一方の主表面に多数の陰極チップ10aを形成すると共に、これらのチップを取囲むように陽極層18を形成し、陽極層18の上には蛍光材層20を形成する。基板10の一方の主表面には、陰極チップ10a、陽極層18、蛍光材層20等を真空封止するスペーサ2を介して透明板16を設ける。陰極チップ10aと陽極層18との間に電圧V_aにより所定の電圧を印加すると、陰極チップ10aから電界により電子が放出される。放出電子は、陽極層18に引き寄せられ、蛍光材層20に衝突し、これを発光させる。



(2)

特開平7-94124

【特許請求の範囲】

【請求項1】 基板と、

この基板の一方の主表面に形成された陰極であって、電界により電子を放出可能なものと、

前記基板の一方の主表面において前記陰極に電界を及ぼすべくその近傍に設けられた陽極と、

この陽極の上に形成された蛍光材層と、

前記陰極、前記陽極及び前記蛍光材層を真空封止する封止手段であって、前記基板の一方の主表面に向かって前記蛍光材層を透視可能に構成されたものとを備えた表示装置。

【請求項2】 基板と、

この基板の一方の主表面に形成された陰極であって、電界により電子を放出可能なものと、

前記基板の一方の主表面において前記陰極に電界を及ぼすべく前記基板上に積層された陽極と、

この陽極の頂部の少なくとも一部を覆うように前記陽極上に積層された蛍光材層と、

前記陰極、前記陽極および前記蛍光材層を真空封止する封止手段であって、前記基板の一方の主表面に向かって前記蛍光材層を透視可能に構成されたものとを備えた表示装置。

【請求項3】 基板と、

この基板の一方の主表面上に鋭い頂点を有する形状に形成された陰極であって、電界により電子を放出可能なものと、

前記基板の一方の主表面において前記陰極に電界を及ぼすべく設けられた陽極であって、前記基板上に前記陰極を取り囲むように且つ前記陰極に対応した位置に開孔部を有するよに形成されたものと、

前記陽極の頂部の少なくとも一部を覆うように前記陽極上に積層された蛍光材層と、

前記陰極、前記陽極および前記蛍光材層を真空封止する封止手段であって、前記基板の一方の主表面に向かって前記蛍光材層を透視可能に構成されたものとを備えた表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、電界放出陰極を有する表示装置に関し、特に蛍光材層を堆積した陽極を基板上で陰極近傍に配置したことにより小型且つ低電力の製作容易な2極管型表示構造を実現したものである。

【0002】

【従来の技術】 従来、電界放出陰極を有する表示装置としては、図5、56に示すような3極管型表示構造のものが知られている(図55の装置については「電子材料」199年1月号第35頁又は第40頁応用物理学関係連絡講座(会)予稿集No. 2第526頁29a-SZ E-17等を参照、図56の装置については特開平2-466364公報等を参照)。

【0003】 図55において、例えば半導体からなる基板10の一方の主表面には絶縁膜12が形成されると共に、絶縁膜12の複数の孔内にはそれぞれ電界放出電極としての陰極チップ10aが形成されている。通常、陰極チップ10aは1画素当たり100個程度設けられ、チップ毎の電流変動や特性ばらつきを軽減するようになっている。絶縁膜12の上にはゲート電極層14が設けられ、ゲート電極層14において陰極チップ10aに対向する部分には孔が形成されている。

【0004】 透明板16は、陰極チップ10aを真空封止すべくスペーサ22を介して基板10の一方の主表面に設けられたもので、透明板16において基板10に対向する面には陽極層18が形成されると共に、陽極層18を覆って蛍光材層20が形成されている。

【0005】 ゲート電極層14と陰極チップ10aとの間に電源V_gにより比較的低い電圧(例えば100

[V])を印加すると、陰極チップ10aの先端が鋭くとなっていて、しかもゲート電極層14との距離が短いので電界の作用により陰極チップ10aから真空中に電子が放出される。この場合、陽極層18と陰極チップ10aとの間に電源V_aにより比較的高い電圧(例えば200[V])を印加しておくこと、陰極チップ10aから放出された電子は、正電位に引かれて蛍光材層20に衝突し、これを発光させる。

【0006】 画像表示装置を構成する場合は、多数の陰極ラインと多数の陽極ラインとをマトリクス状に配列すると共にマトリクスの各交点毎に図55に示したような多数の陰極チップを含む画素を構成することによりいわゆるドットマトリクス型の表示構造にするのが通例である。

【0007】 図56において、例えば絶縁体からなる基板10の一方の主表面には陰極配線層32を介して絶縁膜34が形成されると共に、絶縁膜34の上には貫通孔を介して配線層32につながるように陰極層36が形成されている。陰極層36は、図57に平面パターン例を示すように両側に多数の突起が形成されている。絶縁膜34の上には、陰極層36を取り囲むようにゲート電極層38が設けられており、絶縁膜34には、陰極層36とゲート電極層38との間に凹部が形成されている。

【0008】 基板10の一方の主表面側には、図55で述べたと同様にして陽極層18及び蛍光材層20を有する透明板16が設けられ、基板10との間の空間を真空に維持している。

【0009】 図56、57の表示装置は、陰極を縦方向ではなく横方向にとがらせた点で図55の装置と異なるものである。ゲート電極層38と陰極層36との間に電源V_gにより所定の電圧を印加すると、陰極層36から放出された電子の照射によりゲート電極層38から破線矢印で示すように2次電子が放出される。このとき、陰極層18と陰極層36との間に電源V_aにより比較的高

3

い電圧を印加しておく、放出された二次電子は、正の電位に引かれて蛍光材層20に衝突し、これを発光させる。

【0010】

【発明が解決しようとする課題】上記した従来の表示装置によると、2つの電源 V_A 、 V_G が必要であり、しかも電源 V_A の電圧は、ゲート-陽極間の間隔が数10 $[\mu m]$ 以上必要なため陰極チップ又は陰極層から電子を放出させるためには電源 V_G に比べて相対的に高く設定する必要がある、また、蛍光材層20の発光面を層20を通して反対側から観察する構成であるため輝度の低下が大きく、このような輝度の低下を補うためにも電源 V_A の電圧をある程度高く設定する必要がある。従って、低電圧化乃至低電力化を達成するのが困難である。

【0011】その上、陰極チップ10a又はゲート電極層38から放出された電子が蛍光材層20に達するまでに真空中で崩れ、となりの画素と干渉するおそれがあるため、となり合う画素間の間隔を干渉が生じない程度に大きくする必要がある。従って、表示面の小型化乃至高精細化を達成するのが困難である。

【0012】さらに、スペーサ22を用いて基板10と透明板16との間隔を精度よく調整する必要がある。特に、フルカラー化のために蛍光材をR、G、Bの3種類用いた場合には、基板10と透明板16との間隔を精度に調整する必要がある。従って、表示装置を歩留りよく製作するのが困難である。

【0013】この発明の目的は、小型且つ低電力の製作容易な2極型表示構造を有する新規な表示装置を提供することにある。

【0014】

【課題を解決するための手段】この発明に係る表示装置は、基板と、この基板の一方の主表面に形成された陰極であって、電界により電子を放出可能なものと、前記基板の一方の主表面において前記陰極に電界を及ぼすべくその近傍に設けられた陽極と、この陽極の上に形成された蛍光材層と、前記陰極、前記陽極及び前記蛍光材層を真空封止する封止手段であって、前記基板の一方の主表面に向かつて前記蛍光材層を透視可能に構成されたものとを備えたものである。

【0015】

【作用】この発明の構成によれば、陽極と陰極との間に所定の電圧を印加すると、陰極から電界により電子が放出される。そして、放出電子は、陽極に引き寄せられ、陽極上の蛍光材層に衝突し、これを発光させる。

【0016】

【実施例】図1は、この発明の一実施例に係る表示装置

(3)

特開平7-94124

4

を示すものである。

【0017】例えばSi等の半導体からなる基板10の一方の主表面にはSiO₂等の絶縁膜12が形成されると共に、絶縁膜12の複数の孔21内にはそれぞれ電界放出電子源としての陰極チップ10aが図2に示すような平面配置で形成されている。陰極チップ10aは、鋭い頂点を有していれば、円錐型であっても、三角錐、四角錐等の多角錐型であってもよい。陰極チップ10aは、1画素当り100個程度設けることができる。絶縁膜12の上には陽極層18が積層して形成されている。陽極層18には、各陰極チップ10aの近傍で陰極チップ10aを取囲むような開孔部が形成されている。陽極層18の上には蛍光材層20が積層して形成されている。また、蛍光材層20には陰極チップ10aの近傍で陰極チップ10aを取囲むような開孔部が形成されている。

【0018】透明板16は、陰極チップ10a、蛍光材層20及びその下の陽極層部分を真空封止すべくスペーサ22を介して基板10の一方の主表面に設けられたものである。透明板16において基板10に対向する面には電極、蛍光材層等が設けられていないから、基板10に対して透明板16を装着するときは間隔調整に高精度を要求されない。

【0019】一例として、陰極チップ10a間の距離sは、7.5 $[\mu m]$ 、孔21の開口直径dは、4 $[\mu m]$ 、蛍光材層20の厚さtは、1 $[\mu m]$ とすることができる。従って、蛍光材層20と陰極チップ10aとの距離は、ほぼ2 $[\mu m]$ となり、開口半径とほぼ等しい。蛍光材層20は、所望の発光効率を得られるように厚くするとよい。

【0020】陽極層18と陰極チップ10aとの間に電源 V_A により所定の電圧を印加すると、破線矢印で示すように陰極チップ10aから電子が放出される。そして、放出電子は、陰極チップ近傍の陽極層部分に引き寄せられ、その上の蛍光材層20に衝突し、これを発光させる。

【0021】図3は、上記のような表示装置における陽極電圧-陽極電流特性の一例を示すものである。図3によれば、陽極電圧を制御することで電子放出をオン/オフ制御可能であることがわかる。

【0022】次の表1は、各種蛍光材の発光特性を示すものであり、図4は、各種蛍光材の加速電圧-輝度特性を示すものである。

【0023】

【表1】

(4)

特開平7-94124

5

6

| 蛍光材 | 色調 | しきい 値電圧 (V) | V _p = 30V | | 発光効率 (lm/W) |
|--|----|-------------------|----------------------|-----------------------------|----------------|
| | | | Br (ft-L) | Ip (mA/cm ²) | |
| (ZnCd) S : Ag + In ₂ O ₃ | 赤 | 4 | 58 | 0.5 | 0.88 |
| ZnO : Zn | 青緑 | 2 | 465 | 1.0 | 6.0 |
| ZnS : AuAl + In ₂ O ₃ | 黄緑 | 4 | 80 | 1.0 | 1.2 |
| ZnS : Ag + In ₂ O ₃ | 青 | 8 | 16 | 0.7 | 0.26 |
| SnO ₂ : Eu | 橙 | 4 | 37 | 0.3 | 0.56 |

表1及び図4によれば、青を除く各種蛍光材は、50

【V】程度で実用輝度を示すことがわかる。従って、陽極層18上に蛍光材層20を堆積しておくことで放出電子により容易に発光させることができる。

【0024】図1の表示装置は、2極管構造であるため、構造が簡単であり、対向電極も不要であるため製作しやすい。また、電圧は、1つで足り、比較的低い電圧でよいので、低電力化が可能である。さらに、電子がとりの画素まで飛ぶ確率は非常に小さいので、ホトリングラフィ技術の精度で高精細化が可能である。さらにまた、透明板16側からは、蛍光材層20を介さずに層20の発光面を透視することができるので、輝度の低下が少なく、低電圧でも明るい画面を実現することができる。

【0025】図5は、図1に示したような2極管型表示構造を用いたドットマトリクス型の画像表示装置を構成する例を示すものである。

【0026】基板10上には、多数n個のデータラインD₁～D_nと、多数m個の走査ラインS₁～S_mとがマトリクス状に配列され、マトリクスの各交点毎に図1に示したような陰極チップを100個程度含む画素PEが形成される。データラインD₁～D_nは、図1の陽極層18に相当し、走査ラインS₁～S_mは、図1の陰極チップ10aにつながる陰極配線層に相当する。

【0027】図1の装置においては、半導体基板10の表面に導電型決定不純物を選択的に拡散して基板10との間にPN接合を定めるように不純物拡散領域を形成し、この不純物拡散領域を陰極配線層として用いることができる。この場合、陰極配線層（走査ライン）間は、逆方向にバイアスされた状態のPN接合により電気的に分離される。

【0028】図5の装置において、所望の画素PEを発光させるには、該画素に関連したデータライン（例えばD₁）と走査ライン（例えばS₁）との間に電圧V_aにより所定の電圧を印加すればよい。

【0029】図6は、図5の装置の駆動回路を示すもので、この回路では、D₁～D_nの各データラインがスイッチ素子1により電位V₀又はV₀/3に切換えられると共に、S₁～S_mの各走査ラインがスイッチ素子2により電位2V₀/3又は接地電位に切換えられるようになっている。ここで、電位V₀は、図3に示したような電圧-電流特性において、電流が立ち上がりを開始するしきい値電圧より高い所定の電圧に相当するものである。

【0030】画像表示にあたっては、走査ラインS₁～S_mを例えば左から右に順次に且つ反復的に接地電位に切換えることにより走査が行なわれると共に、このような走査に同期してデータラインD₁～D_nのうち発光すべき画素に関連したものを電位V₀とし且つ他のものを電位V₀/3とする。図示のように、走査ラインS₁に接地電位が与えられるタイミングでデータラインD₁に電位V₀が与えられると、ラインS₁及びD₁の交点の画素PEが発光する。なお、図3に示したような電圧-電流特性において、電流の立ち上がりが急峻であれば、図6のV₀/3、2V₀/3は、いずれもV₀/2にすることができる。

【0031】図7～12は、この発明に係る表示装置を構成する電界放出電子源及び電界放出電子源（陰極）と陽極と蛍光材とからなる発光素子の第1の製法を示すものである。

【0032】図7の工程では、例えばS₁からなる基板10の一方の主表面にSiO₂からなるマスク40を形成する。そして、図8の工程では、マスク40を用いる異方性エッチングにより基板表面を選択的にエッチングして陰極チップ10aを形成する。

【0033】次に、図9の工程では、基板表面を熱酸化してSiO₂膜42を形成する。そして、図10の工程では、基板上面に絶縁材及び電極材を順次に蒸着して絶縁層12及び陽極層18を順次に形成する。さらに、図11の工程では、基板上面に蛍光材を蒸着することによ

7

り陽極層18上に蛍光材層20を形成する。絶縁膜12、陽極層18及び蛍光材層20の積層には、順次の蒸着によりマスク40に対応した孔21が形成される。

【0034】この後、図12の工程では、SiO₂のエッチング処理を行なうことによりマスク40を除去すると共にSiO₂膜42を孔21内にて除去する。この結果、マスク40上の絶縁材、電極材及び蛍光材が除去されると共に、陰極チップ10aが露呈された状態となる。陰極チップ10aから放出される電子は、矢印で示すように蛍光材層20に衝突し、これを発光させる。

【0035】図13～15は、この発明に係る表示装置を構成する電界放出電子源及び電界放出電子源（陰極）と陽極と蛍光材とからなる発光素子の第2の製法を示すものである。

【0036】図13の工程は、図9の工程に続く工程であり、図10で述べたと同様に絶縁膜12及び陽極層18を順次に形成する。絶縁膜12及び陽極層18の積層には、順次の蒸着によりマスク40に対応した孔21が形成される。

【0037】次に、図14の工程では、SiO₂のエッチング処理を行なうことによりマスク40を除去すると共にSiO₂膜42を孔21内にて除去する。この結果、マスク40上の絶縁材及び電極材が除去されると共に、陰極チップ10aが露呈された状態となる。

【0038】この後、図15の工程では、基板上面に対して破線矢印で示すように斜め方向から蛍光材を蒸着することにより一部が孔21の開口部において露出している陽極層18の端部を覆うように蛍光材層20を陽極層18上に形成する。陰極チップ10aから放出される電子は、実線矢印で示すように蛍光材層20に衝突し、これを発光させる。

【0039】第2の製法による発光素子にあっては、蛍光材層20が陰極チップ10aに一層近づくこととなるため、蛍光材層20に衝突する電子の数が増加すると共に発光の輝度を上げることが可能となる。

【0040】図16～20は、この発明に係る表示装置を構成する電界放出電子源及び電界放出電子源（陰極）と陽極と蛍光材とからなる発光素子の第3の製法を示すものである。

【0041】図16の工程では、図7、8で述べたと同様に基板10の一方の主表面に陰極チップ10aを形成する。そして、図17の工程では、基板上面に絶縁材及び電極材を順次にスパッタリングすることにより絶縁膜12及び陽極層18を順次に形成する。このとき、絶縁膜12及び陽極層18の積層は、陰極チップ10aに対応した部分が隆起した形になる。

【0042】次に、図18の工程では、基板上面に蛍光材をスパッタリングすることにより蛍光材層20を陽極層18上に形成する。このとき、蛍光材層20は、陰極チップ10aに対応した部分が隆起した形になる。

(5)

特開平7-94124

8

【0043】次に、図19の工程では、基板上面にポリイミド樹脂を平坦状に被着した後、樹脂層44を蛍光材層20の隆起部分が露呈するまでエッチバックし、樹脂層44を該隆起部分の周囲に残存させる。

【0044】この後、図20の工程では、残存する樹脂層44をマスクとして蛍光材層20、陽極層18及び絶縁膜12を順次に選択的にエッチングすることにより陰極チップ10aを露呈させる。この後は、樹脂層44を除去する。陰極チップ10aから放出される電子は、矢印で示すように蛍光材層20に衝突し、これを発光させる。

【0045】図21～23は、この発明に係る表示装置を構成する電界放出電子源及び電界放出電子源（陰極）と陽極と蛍光材とからなる発光素子の第4の製法を示すものである。

【0046】図21の工程では、水晶等からなる絶縁性の基板10の一方の主表面にW（タングステン）等の電極材を被着した後、その電極材層をレジスト層46a、46bをマスクとしてパターンニングすることにより陰極層36a、36bを形成する。そして、陰極層36a及びレジスト層46aの積層と、陰極層36b及びレジスト層46bの積層とをマスクとして基板表面を選択的にエッチングすることにより突出部11a、11bを形成する。この後、基板上面に電極材を蒸着して陽極層18を形成する。

【0047】次に、図22の工程では、レジスト層46a、46bをその上の電極材と共に除去する。そして、基板10上に残存する陽極層18を適宜パターンニングする。さらに、陰極層36a、36bにおいて陽極層18に対向する部分を樹膠状等にパターンニングする。

【0048】この後、図23の工程では、基板上面に蛍光材を蒸着した後、その蛍光材層の不要部を除去することにより蛍光材層20を陽極層18及び陰極層36a、36bの上に形成する。陰極層36a、36b上の蛍光材層20は、除去してもよい。陰極層36a、36bから放出される電子は、矢印で示すように蛍光材層20に衝突し、これを発光させる。

【0049】図24～27は、この発明に係る表示装置を構成する電界放出電子源及び電界放出電子源（陰極）と陽極と蛍光材とからなる発光素子の第5の製法を示すものである。

【0050】図24の工程では、水晶等からなる絶縁性の基板10の一方の主表面にW等の電極材を被着した後、その電極材層をレジスト層46をマスクとしてパターンニングすることにより陰極層36を形成する。そして、陰極層36及びレジスト層46の積層をマスクとして基板表面を選択的にエッチングすることにより突出部11を形成する。

【0051】次に、図25の工程では、基板上面に電極材を蒸着して陽極層18を形成する。そして、図26の

30

9

工程では、基板上面に蛍光材を蒸着して蛍光材層20を陽極層18上に形成する。

【0052】この後、図27の工程では、レジスト層46をその上の電極材及び蛍光材と共に除去する。陰極層36において陽極層18に対向する部分を櫛歯状等にパターンニングしてもよい。陰極層36から放出される電子は、矢印で示すように蛍光材層20に衝突し、これを発光させる。

【0053】図28〜33は、この発明に係る表示装置を構成する電界放出電子源及び電界放出電子源（陰極）と陽極と蛍光材とからなる発光素子の第6の製法を示すものである。

【0054】図28の工程では、Siからなる基板10の一方の主表面にSi、N₁からなるマスク48a、48bを形成した後、マスク48a、48bを用いる異方性エッチングにより基板表面を選択的にエッチングすることにより突出部11A、11Bを形成する。そして、図29の工程では、マスク48a、48bを用いて基板表面を選択的に熱酸化することによりSiO₂膜42を形成する。SiO₂膜42は、後述の陽極層18を基板10から電気的に分離するためのものである。

【0055】次に、図30の工程では、基板上面に電極材及び蛍光材を順次に蒸着して陽極層18及び蛍光材層20を形成する。そして、図31の工程では、マスク48a、48bをその上の蛍光材と共に除去し、突出部11A、11Bの上端部を露出させる。

【0056】次に、図32の工程では、斜め蒸着処理により突出部11A、11Bの上端部に陰極層36a、36bを形成する。そして、図33の工程では、陰極層36a、36bと陽極層18と蛍光材層20とをマスクとする選択エッチング処理によりSiO₂膜42を突出部11A、11Bの周辺部にて除去する。陰極層36a、36bから放出される電子は、矢印で示すように蛍光材層20に衝突し、これを発光させる。

【0057】図34〜40は、この発明に係る表示装置を構成する電界放出電子源及び電界放出電子源（陰極）と陽極と蛍光材とからなる発光素子の第7の製法を示すものである。

【0058】図34の工程では、絶縁性の基板10の一方の主表面に陰極層36、絶縁膜50及びレジスト層52を順次に形成する。そして、図35の工程では、レジスト層52をマスクとする選択エッチング処理により絶縁膜50をパターンニングする。さらに、図36の工程では、レジスト層52及び絶縁膜50をマスクとする選択エッチングにより陰極層36をパターンニングする。

【0059】次に、図37の工程では、レジスト層52、絶縁膜50及び陰極層36をマスクとする選択エッチング処理により基板10の表面に凹部Rを設ける。そして、図38の工程では、基板上面に電極材を蒸着して陽極層18を凹部R内に形成する。

(b)

特開平7-94124

10

【0060】この後、図39の工程では、レジスト層52をその上の電極材と共に除去し、絶縁膜50を露出させる。そして、図40の工程では、基板上面に蛍光材を蒸着することにより蛍光材層20を陽極層18及び絶縁膜50の上に形成する。この際に陰極層36と対向する陽極層18の端部の一部を覆うように蛍光材層20を形成する。絶縁膜50上の蛍光材層20は、除去してもよい。陰極層36から放出される電子は、矢印で示すように蛍光材層20に衝突し、これを発光させる。

10 【0061】第7の製法による発光素子にあっては、陽極層18上の蛍光材層20が陰極層36に一段近づくことになるため、蛍光材層20に衝突する電子の数が増加すると共に発光の輝度を上げることが可能となる。

【0062】図41〜45は、この発明に係る表示装置を構成する電界放出電子源及び電界放出電子源（陰極）と陽極と蛍光材とからなる発光素子の第8の製法を示すものである。

20 【0063】図41の工程では、Siからなる基板10の一方の主表面に金属を蒸着して陰極層36を形成した後、その上にSiO₂からなるマスク54を形成する。そして、図42の工程では、マスク54を用いる選択エッチングにより陰極層36をパターンニングする。

【0064】次に、図43の工程では、マスク54を用いる異方性エッチングにより基板表面を選択的にエッチングして突出部10Aを形成する。そして、図44の工程では、基板上面に絶縁材、電極材及び蛍光材を順次に蒸着して絶縁膜12、陽極層18及び蛍光材層20を順次に形成する。

30 【0065】この後、図45の工程では、SiO₂のエッチング処理を行なうことによりマスク54をその上の絶縁材、電極材及び蛍光材と共に除去する。絶縁膜12をSiO₂で形成した場合は、突出部10Aの近傍で絶縁膜12がエッチングされるため、陽極層18において陰極層36に対向する端部部の露出面積が増大する。陰極層36から放出される電子は、矢印で示すように蛍光材層20に衝突し、これを発光させる。

40 【0066】図46〜50は、この発明に係る表示装置を構成する電界放出電子源及び電界放出電子源（陰極）と陽極と蛍光材とからなる発光素子の第9の製法を示すものである。

【0067】図46の工程では、Siからなる基板10の一方の主表面にマスク56を形成する。そして、図47の工程では、マスク56を用いてSiの異方性エッチング（ドライエッチング）を行なうことにより陰極チップ10aを形成する。

50 【0068】次に、図48の工程では、マスク56を用いてSiの等方性エッチング（ドライエッチング）を行なうことにより陰極チップ10aの上部を横方向にとがらせる。そして、図49の工程では、基板上面に絶縁材、電極材及び蛍光材を順次に蒸着して絶縁膜12、陽

11

極層18及び蛍光材層20を順次に形成する。

【0069】この後、図50の工程では、マスク50をその上の絶縁材、電極材及び蛍光材と共に除去する。陰極チップ10aから放出される電子は、矢印で示すように蛍光材層20に衝突し、これを発光させる。

【0070】図51は、図21～23、図24～27又は図34～40の製法を用いてドットマトリクス型表示装置を製作する場合に使用するに適した絶縁性の基板10を示すもので、この基板10の一方の主表面には、陽極配線層60が絶縁膜62、64により埋込まれた形で形成されている。

【0071】図51の基板を用いて表示装置を製作する場合、図52、53に例示するように陽極配線層60上に陽極層18を形成する。すなわち、図52の工程では、絶縁膜64上に電極材を蒸着した後、その電極材層をレジスト層46a、46bをマスクとして選択的にエッチングすることにより陽極層36a、36bを形成する。そして、図53の工程では、陰極層36a及びレジスト層46aの積層と、陰極層36b及びレジスト層46bの積層とをマスクとして絶縁膜64を選択的にエッチングすることにより突出部64a、64bを形成すると共に陽極層36aを露呈させる。この後、基板上面に電極材を蒸着して陽極層18を形成する。この後の工程は、図21、23で述べたと同様にすることができる。

【0072】図3に示したような電圧～電流特性において、電流の上昇が急峻すぎる場合には、陰極チップ又は陰極層が過電流により破壊されることがある。このような破壊を防止するためには、図54に示すような絶縁性の基板10を用いるとよい。この基板10は、図51のものと同様の構成において、陽極配線層60の上に抵抗層60を設け、抵抗層60により陽極電流の増大を抑制するようにしたものである。

【0073】なお、上記のように2極管型表示構造が形成された基板と、駆動回路等を含む信号処理回路とを例えばプリン配線等で接続する構成にすると、画素数が多くなるほど接続線の本数が増え且つピッチも狭くなる。この場合には、2極管型表示構造と信号処理回路とを1つの基板上に形成することもできる。

【0074】

【発明の効果】以上のように、この発明によれば、蛍光材層を堆積した陽極を基板上で陰極近傍に配置して2極管型表示構造を実現したので、次の(イ)～(ハ)のような効果が得られる。

【0075】(イ) 2極管構造であるため、電源が1つで足りる。また、蛍光材層を発光面側から観察する構成であるため、輝度の低下が少ない。従って、低電圧化乃至低電力化が容易に達成できる。

【0076】(ロ) 陰極からの放出電子を陰極近傍の陽極に引き寄せるようにしたので、例えば陰極を取囲むよ

(7)

特開平7-94124

12

うに陽極を配置することにより放出電子がとなりの画素と干渉する確率を非常に小さくすることができ、従って、画素間隔の低減が可能であり、表示面を小型化乃至高精細化するのが容易となる。

【0077】(ハ) 基板に陽極を設けたので、基板に対する透明板に陽極を設けなくてよい。このため、基板と透明板との間の間隔調整は、従来の場合のように高精度を要求されることがなくなり、表示装置の製作歩留りが向上する。

10 【0078】(ニ) 陽極上に直接蛍光材を設けているので、陰極と陽極と蛍光材とからなる発光素子(発光の1単位)を小型化することが容易となる。

【0079】(ホ) 第2、第7の製法による構造を有する表示装置においては、蛍光材を陰極に近づけたことにより蛍光材に衝突する電子の数を増加させ、また発光の輝度を向上させることができる。

【図面の簡単な説明】

【図1】 この発明の一実施例に係る表示装置を示す断面図である。

20 【図2】 図1の装置の陰極チップ配置を示す上面図である。

【図3】 図1の装置の陽極電圧～陽極電流特性の一例を示すグラフである。

【図4】 各種蛍光材の加速電圧～輝度特性を示すグラフである。

【図5】 図1の表示構造を用いた画像表示装置のデータライン及び走査ラインの配置を示す上面図である。

【図6】 図5の装置の駆動回路を示す回路図である。

30 【図7】 この発明に係る表示装置の第1の製法におけるマスク形成工程を示す基板断面図である。

【図8】 図7の工程に続くエッチング工程を示す基板断面図である。

【図9】 図8の工程に続く酸化工程を示す基板断面図である。

【図10】 図9の工程に続く絶縁材被着及び陽極層形成工程を示す基板断面図である。

【図11】 図10の工程に続く蛍光材被着工程を示す基板断面図である。

【図12】 図11の工程に続くエッチング工程を示す基板断面図である。

40 【図13】 この発明に係る表示装置の第2の製法における絶縁材被着及び陽極層形成工程を示す基板断面図である。

【図14】 図13の工程に続くエッチング工程を示す基板断面図である。

【図15】 図14の工程に続く蛍光材被着工程を示す基板断面図である。

【図16】 この発明に係る表示装置の第3の製法における陰極チップ形成工程を示す基板断面図である。

50 【図17】 図16の工程に続く絶縁材被着及び陽極層

13

形成工程を示す基板断面図である。

【図18】 図17の工程に続く蛍光材被着工程を示す基板断面図である。

【図19】 図18の上層に続くポリミッド層形成工程を示す基板断面図である。

【図20】 図19の工程に続くエッチング工程を示す基板断面図である。

【図21】 この発明に係る表示装置の第4の製法における陽極層形成工程を示す基板断面図である。

【図22】 図21の工程に続くレジスト除去及びパターニング工程を示す基板断面図である。

【図23】 図22の上層に続く蛍光材被着工程を示す基板断面図である。

【図24】 この発明に係る表示装置の第5の製法におけるエッチング工程を示す基板断面図である。

【図25】 図24の工程に続く陽極層形成工程を示す基板断面図である。

【図26】 図25の工程に続く蛍光材被着工程を示す基板断面図である。

【図27】 図26の工程に続くレジスト除去工程を示す基板断面図である。

【図28】 この発明に係る表示装置の第6の製法におけるエッチング工程を示す基板断面図である。

【図29】 図28の工程に続く酸化工程を示す基板断面図である。

【図30】 図29の工程に続く陽極層形成及び蛍光材被着工程を示す基板断面図である。

【図31】 図30の工程に続くマスク除去工程を示す基板断面図である。

【図32】 図31の工程に続く陰極層形成工程を示す基板断面図である。

【図33】 図32の工程に続くエッチング工程を示す基板断面図である。

【図34】 この発明に係る表示装置の第7の製法におけるレジスト層形成工程を示す基板断面図である。

【図35】 図34の工程に続くエッチング工程を示す基板断面図である。

【図36】 図35の上層に続くエッチング工程を示す基板断面図である。

【図37】 図36の工程に続くエッチング工程を示す基板断面図である。

【図38】 図37の上層に続く陽極層形成工程を示す基板断面図である。

(8)

特開平7-94124

14

【図39】 図38の工程に続くレジスト除去工程を示す基板断面図である。

【図40】 図39の上層に続く蛍光材被着工程を示す基板断面図である。

【図41】 この発明に係る表示装置の第8の製法におけるマスク形成工程を示す基板断面図である。

【図42】 図41の工程に続くエッチング工程を示す基板断面図である。

【図43】 図42の工程に続くエッチング工程を示す基板断面図である。

【図44】 図43の工程に続く絶縁材被着、陽極層形成及び蛍光材被着工程を示す基板断面図である。

【図45】 図44の上層に続くマスク除去工程を示す基板断面図である。

【図46】 この発明に係る表示装置の第9の製法におけるマスク形成工程を示す基板断面図である。

【図47】 図46の工程に続く異方性エッチング工程を示す基板断面図である。

【図48】 図47の工程に続く等方性エッチング工程を示す基板断面図である。

【図49】 図48の上層に続く絶縁材被着、陽極層形成及び蛍光材被着工程を示す基板断面図である。

【図50】 図49の上層に続くマスク除去工程を示す基板断面図である。

【図51】 陽極配線層を有する絶縁性の基板を示す断面図である。

【図52】 図51の基板を用いる表示装置の製法における陰極層形成工程を示す基板断面図である。

【図53】 図52の工程に続くエッチング及び陽極層形成工程を示す基板断面図である。

【図54】 陽極配線層上に抵抗層を有する絶縁性の基板を示す断面図である。

【図55】 従来の表示装置の一例を示す断面図である。

【図56】 従来の表示装置の他の例を示す断面図である。

【図57】 図56の装置の陰極層及びゲート電極層の配置を示す上面図である。

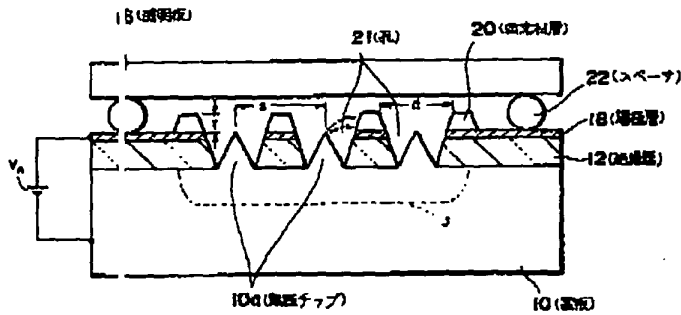
【符号の説明】

10：基板、10a：陰極チップ、12：絶縁膜、16：透明板、18：陽極層、20：蛍光材層、22：スペーサ。

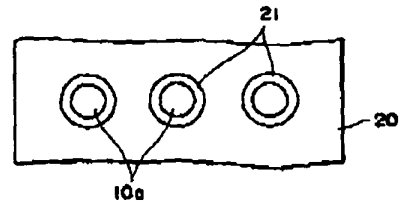
(9)

特開平7-94124

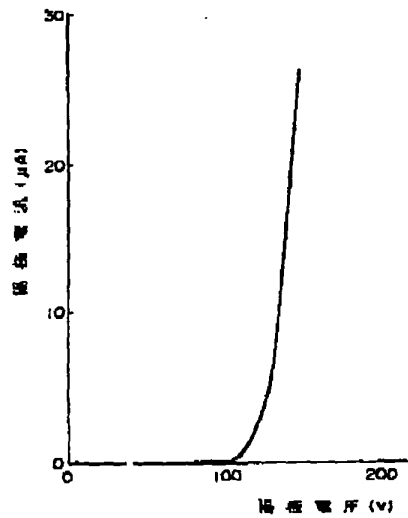
【例 1】



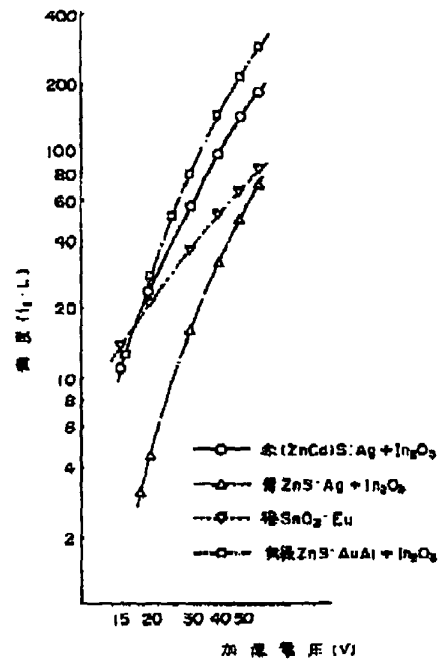
【圖2】



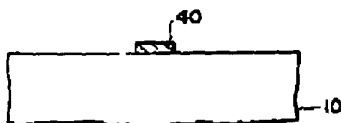
【圖3】



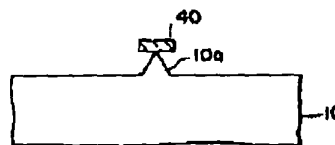
【圖 4】



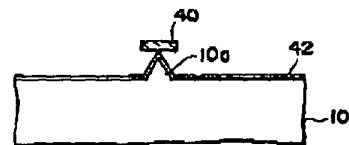
【图 7】



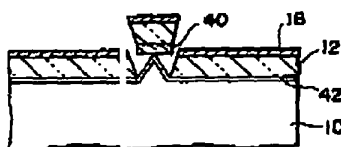
【図 8】



【図 9】



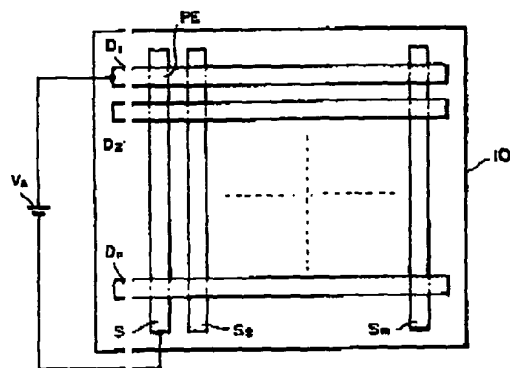
【圖 10】



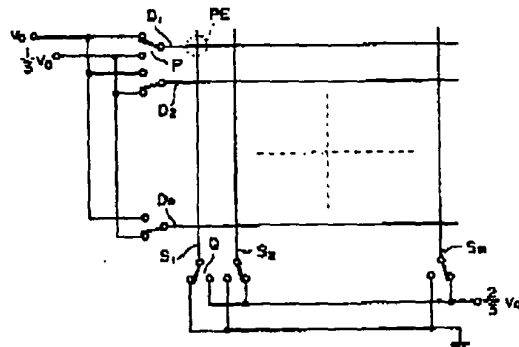
(10)

特開平7-94124

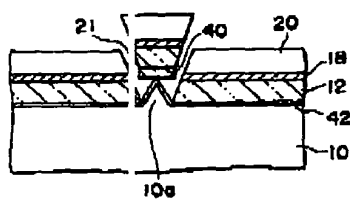
【図5】



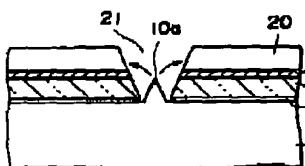
【図6】



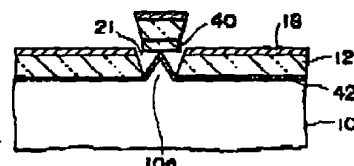
【図11】



【図12】

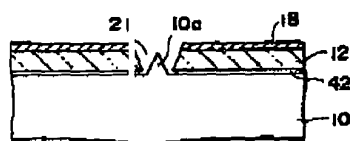


【図13】

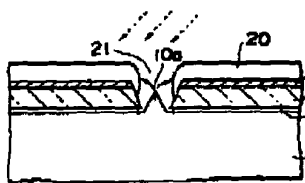


【図16】

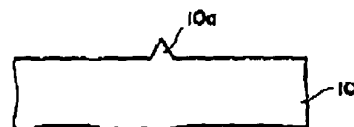
【図14】



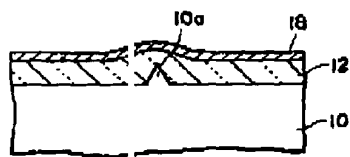
【図15】



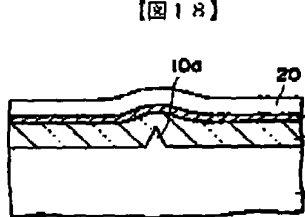
【図19】



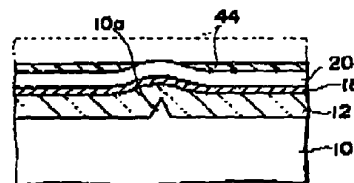
【図17】



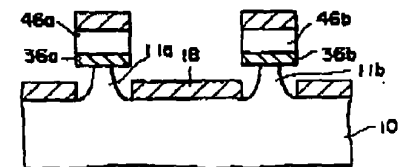
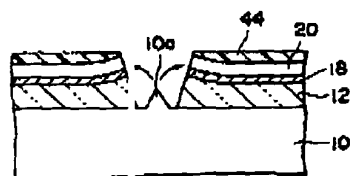
【図18】



【図21】



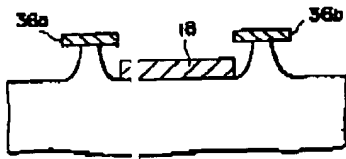
【図20】



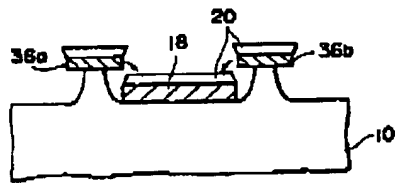
(11)

特開平7-94124

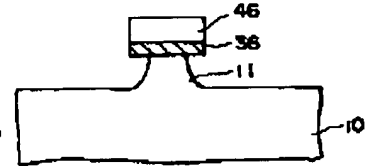
【図22】



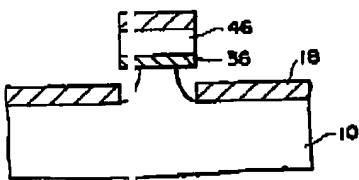
【図23】



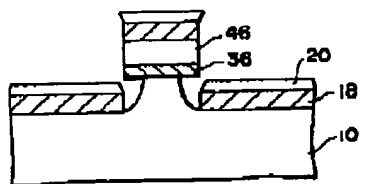
【図24】



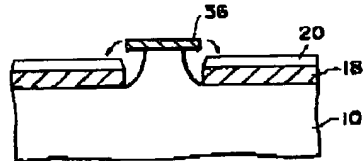
【図25】



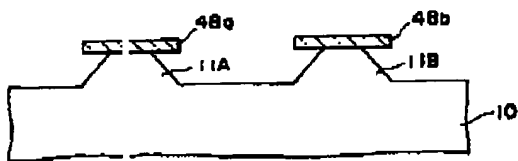
【図26】



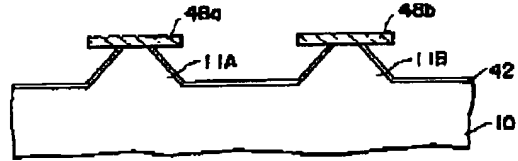
【図27】



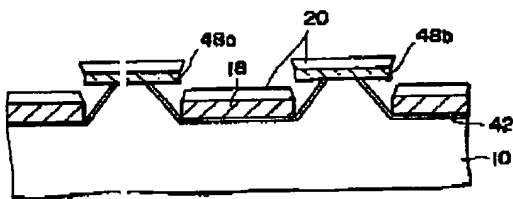
【図28】



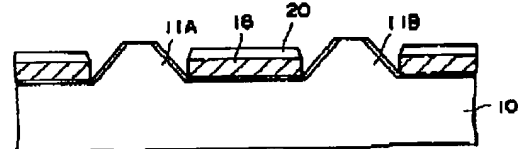
【図29】



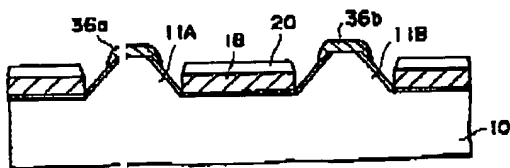
【図30】



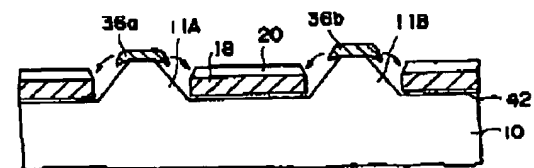
【図31】



【図32】



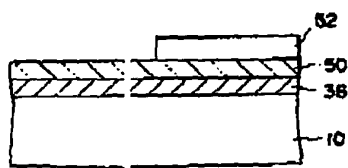
【図33】



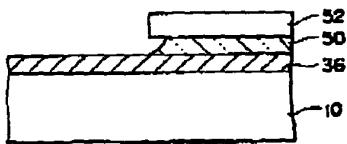
(12)

特開平 7-94124

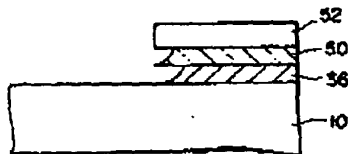
【図 34】



【図 35】



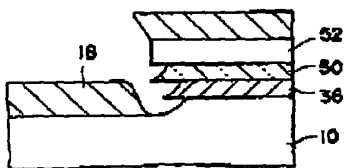
【図 36】



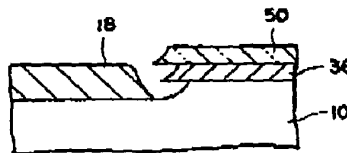
【図 37】



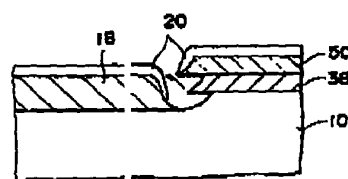
【図 38】



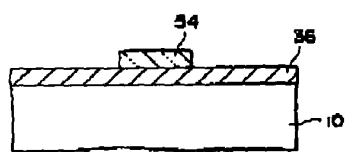
【図 39】



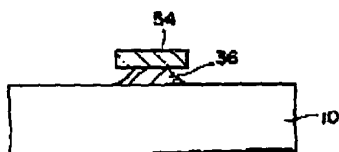
【図 40】



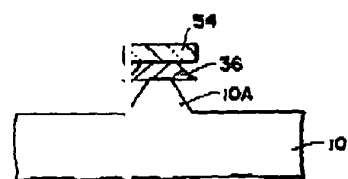
【図 41】



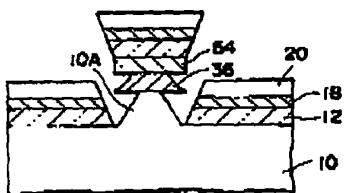
【図 42】



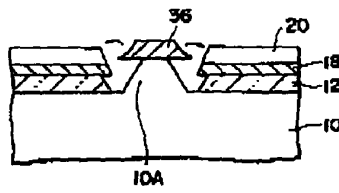
【図 43】



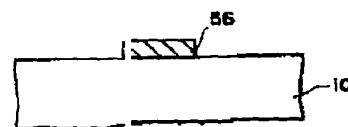
【図 44】



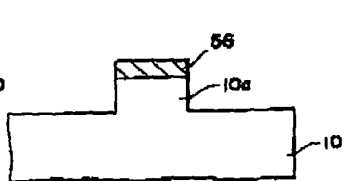
【図 45】



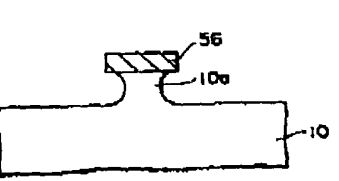
【図 46】



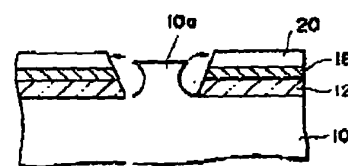
【図 47】



【図 48】



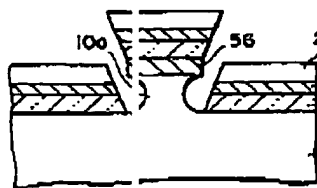
【図 50】



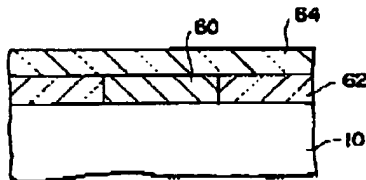
(13)

特開平 7-94124

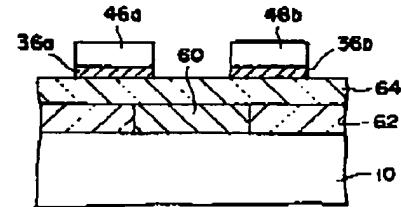
【図 49】



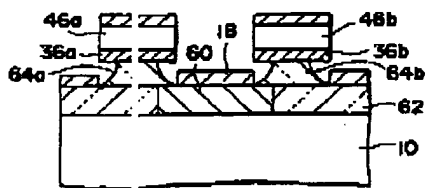
【図 51】



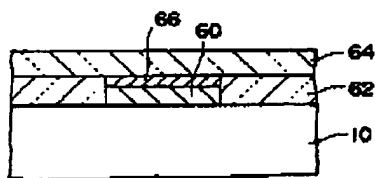
【図 52】



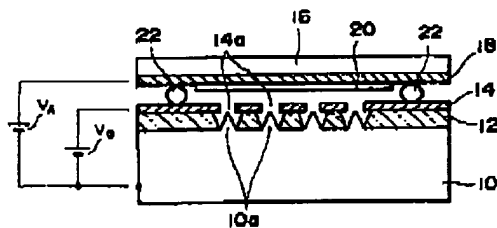
【図 53】



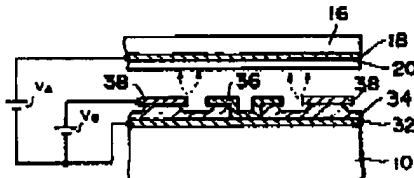
【図 54】



【図 55】



【図 56】



【図 57】

